



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Reinhard Muller
Serial No. : 10/603,123
Filed : June 24, 2003

Art Unit : 2131
Examiner : John Pezzlo
Conf. No. : 2227

Title : RECOVERING CLOCK AND FRAME INFORMATION FROM DATA
STREAM

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Responsive to the Notice of Allowance dated September 7, 2007, Applicant hereby
confirms his claim of priority under 35 USC §119 from the following application(s):

·Germany Application No. 102.28.574.8 filed June 26, 2002

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: October 17, 2007

Faustino A. Lichauco
Reg. No. 41,942

Fish & Richardson P.C.
225 Franklin Street
Boston, MA 02110
Telephone: (617) 542-5070
Facsimile: (617) 542-8906

21764413.doc

CERTIFICATE OF MAILING BY FIRST CLASS MAIL

I hereby certify under 37 CFR §1.8(a) that this correspondence is being
deposited with the United States Postal Service as first class mail with
sufficient postage on the date indicated below and is addressed to the
Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

October 19, 2007

Date of Deposit

Signature

Jennifer Rhino

Typed or Printed Name of Person Signing Certificate



**Prioritätsbescheinigung
DE 102 28 574.8
über die Einreichung einer Patentanmeldung**

Aktenzeichen: 102 28 574.8

Anmeldetag: 26. Juni 2002

Anmelder/Inhaber: Infineon Technologies AG, 81669 München/DE

Bezeichnung: Verfahren zum Übertragen eines digitalen Datenstroms und Datenstromempfänger zum Empfangen des digitalen Datenstroms

IPC: H 04 L 7/08

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der Teile der am 26. Juni 2002 eingereichten Unterlagen dieser Patentanmeldung unabhängig von gegebenenfalls durch das Kopierverfahren bedingten Farbabweichungen.

München, den 24. September 2007
**Deutsches Patent- und Markenamt
Der Präsident**

Im Auftrag

Remus

Beschreibung

Verfahren zum Übertragen eines digitalen Datenstroms und
Datenstromempfänger zum Empfangen des digitalen Datenstroms

5

Die vorliegende Erfindung betrifft ein Verfahren und eine
Vorrichtung zum Austausch digitaler Daten, und betrifft ins-
besondere ein Verfahren zum Übertragen eines digitalen Daten-
stroms, bei dem Informationen über einen Datentakt und über
10 mindestens einen Datenrahmen des digitalen Datenstroms aus
dem digitalen Datenstrom selbst wiedergewonnen werden.

15

20

25

Herkömmliche Verfahren zum Übertragen eines digitalen Daten-
stroms erfordern für den Datenaustausch mindestens drei Lei-
tungen pro Richtung, d.h. insgesamt mindestens sechs Leitun-
gen, um den Datenstrom einschließlich einer Information über
einen Datentakt und/oder den Anfang von Datenrahmen zu über-
tragen. In nachteiliger Weise erfordert eine hohe Anzahl von
Leitungen die Bereitstellung von einer entsprechenden Anzahl
von Anschlusseinheiten bzw. Anschlussstiften auf einem Layout
eines Datenstromempfängers und/oder einer Datenstromübertra-
gungseinheit. Zur zuverlässigen Datenübertragung ist es gemäß
herkömmlicher Verfahren erforderlich, neben einer Datenein-
gangsleitung und einer Datenausgangsleitung auch mindestens
eine weitere Leitung zur Zuführung des Datentakts bereitzu-
stellen.

30

Dieser Datentakt ist beispielsweise notwendig, um eine PLL zu
synchronisieren, einen Datenstrom in Datenstromeinheiten bzw.
Datenblöcken auszugeben und entsprechende Datenströme zuver-
lässig zu empfangen.

35

Bei einer Übertragung eines digitalen Datenstroms wird der
Datenstrom in sogenannte Datenstromeinheiten, bestehend aus
mindestens einem Synchronisierungswort und einem Datenblock
mit einer festgelegten Anzahl von Datenbits, aufgeteilt.
Neben einer Bestimmung des Datentakts ist es in vielen Anwen-

dungsbereichen erforderlich, den Anfang von Datenrahmen und/oder den Anfang von Datenüberrahmen zu bestimmen. Hierfür sind nach herkömmlichen Verfahren zum Übertragen eines digitalen Datenstroms weitere Leitungen und damit verbunden entsprechende Anschlusseinheiten eines Datenstromempfängers/Datenstromübertragers erforderlich. Dies erhöht in nachteiliger Weise die Anzahl der Anschlusseinheiten weiter.

Es ist eine Aufgabe der vorliegenden Erfindung, ein Verfahren zum Übertragen eines digitalen Datenstroms bereitzustellen, bei dem die Nachteile des Standes der Technik vermieden werden, und welches insbesondere befähigt ist, eine Übertragung eines digitalen Datenstroms bei gleichzeitiger Rückgewinnung eines Datentakts und einer Information über einzelne Datenrahmen unter Verwendung von lediglich zwei Leitungen bereitzustellen.

Diese Aufgabe wird erfindungsgemäß durch ein im Patentanspruch 1 angegebenes Verfahren gelöst.

Ferner wird die Aufgabe durch einen Datenstromempfänger mit den Merkmalen des Patentanspruchs 11 gelöst. Weitere Ausgestaltungen der Erfindung ergeben sich aus den Unteransprüchen.

Ein wesentlicher Gedanke der Erfindung besteht darin, dass Informationen über den Datentakt und/oder über mindestens einen Datenüberrahmen in den zu übertragenden digitalen Datenstrom integriert werden. Somit ist es vorteilhaft, wenn die Informationen über einen Datentakt und mindestens einen Datenrahmen über die gleichen Leitungen zugeführt werden können, so dass eine minimale Anzahl von Leitungen, d.h. eine Dateneingangsleitung und eine Datenausgangsleitung erforderlich ist.

Ein weiterer Vorteil der Erfindung besteht darin, dass das Layout von Datenstromempfängern/Datenstromübertragern durch

eine geringere Anzahl von Anschlusseinheiten einfacher auslegbar wird.

Weiterhin ist es vorteilhaft, dass das erfindungsgemäße Verfahren selbstsynchronisierend ist, d.h. eine externe Synchronisation über beispielsweise extern vorgegebene Takt- bzw. Synchronisierungssignale, welche u.U. über separate Leitungen zugeführt werden müssten, ist nicht erforderlich.

10 Das erfindungsgemäße Verfahren zum Übertragen eines digitalen Datenstroms weist im Wesentlichen die folgenden Schritte auf:

a) Bereitstellen des digitalen Datenstroms, der aus mindestens einer Datenstromeinheit besteht, wobei die Datenstromeinheit umfasst:

a1) mindestens ein Rahmensynchronisierungswort, das N Rahmensynchronisierungsbits aufweist, und

20 a2) mindestens einen Datenblock, der N Datenbits aufweist;

b) Empfangen des digitalen Datenstroms in einer Datenstromempfangseinheit;

25 c) Erfassen der Rahmensynchronisierungsworte aufeinanderfolgender Datenstromeinheiten des digitalen Datenstroms mittels einer Synchronisierungsbit-Erfassungseinheit;

30 d) Bestimmen des Datentakts aus einem zeitlichen Abstand der aufeinanderfolgenden Rahmensynchronisierungsworte des digitalen Datenstroms in einer Datentaktbestimmungseinheit; und

e) Geben des Datentakts in Abhängigkeit von dem zeitlichen Abstand der aufeinanderfolgenden Rahmensynchronisierungsbits des digitalen Datenstroms.

35

Ferner weist der erfindungsgemäße Datenstromempfänger zum Empfangen und Verarbeiten eines digitalen Datenstroms im Wesentlichen auf:

5 i) eine Datenstromempfangseinheit zum Empfangen des digitalen Datenstroms;

ii) eine Synchronisierungsbit-Erfassungseinheit zur Erfassung von Rahmensynchronisierungsworten aufeinanderfolgender Daten-
10 blöcke des digitalen Datenstroms; und

iii) eine Datentaktbestimmungseinheit zur Bestimmung eines Datentakts aus einem zeitlichen Abstand der aufeinanderfolgenden Rahmensynchronisierungsworte des digitalen Daten-
15 stroms.

In den Unteransprüchen finden sich vorteilhafte Weiterbildungen und Verbesserungen des jeweiligen Gegenstandes der Erfindung.

20

Gemäß einer bevorzugten Weiterbildung der vorliegenden Erfindung besteht das mindestens eine Rahmensynchronisierungswort einer Datenstromeinheit aus K Rahmensynchronisierungsbits, wobei die K Rahmensynchronisierungsbits vorteilhafterweise
25 den Datenbits der Datenstromeinheit voranstehen.

25

Gemäß einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung wird ein Rahmenanfang des mindestens eines Datenrahmens dann durch ein Rahmensynchronisierungswort festgelegt, wenn dem Rahmensynchronisierungswort mindestens $N = N+K+1$ Leerlaufbits vorangehen.

30

Gemäß noch einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung stehen den N Datenbits jedes Datenblocks
35 $K =$ zwei Rahmensynchronisierungsbits voran, d.h. ein Rahmensynchronisierungswort wird durch zwei Rahmensynchronisierungsbits dargestellt.

Gemäß noch einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung werden die zu übertragenden Nutzdaten in die N Datenbits einer Datenstromeinheit, die dem Synchronisierungswort der Datenstromeinheit folgen, eingebracht. Es ist zweckmäßig, dass für ein DSL3-Format und ähnliche Formate eine Anzahl von $N = 32$ Datenbits zur Übertragung der Nutzdaten bereitgestellt werden.

Gemäß noch einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung werden die mindestens $N = N+K+1$ Leerlaufbits, die dem Rahmensynchronisierungswort vorausgehen, als logische Einsen "1" bereitgestellt, so dass nach einem Ablauf einer Anzahl von N Leerlaufbits in einer Synchronisierungsbit-Erfassungseinheit festgestellt werden kann, dass ein Rahmenanfang vorliegt.

Gemäß noch einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung sind in dem Datenblock der ersten Datenstromeinheit jedes Datenrahmens Header-Daten enthalten, welche einen oder mehrere Überrahmenanfänge bezeichnen.

Gemäß noch einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung enthalten die Header-Daten Überrahmensynchronisierungsbits, wobei die Überrahmensynchronisierungsbits jeweilige Überrahmenanfänge bezeichnen.

Gemäß noch einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung zeigen die in den Header-Daten enthaltenen Überrahmensynchronisierungsbits jeweils einen Anfang eines zugeordneten Überrahmens durch logische Nullen an.

Der Datenstromempfänger gemäß einer bevorzugten Weiterbildung der vorliegenden Erfindung weist weiterhin eine Rahmenerfassungseinheit zur Erfassung eines Rahmenbeginns auf. Auf diese Weise können Anfänge einzelner Rahmen in vorteilhafter Weise festgelegt werden.

Gemäß noch einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung weist der Datenstromempfänger weiter eine Überraschenerfassungseinheit zur Erfassung eines Überraschungsbeginns auf. Auf diese Weise kann der Beginn eines Überraschens, d.h. ein Überraschungsanfang vorteilhaft aus dem Datenstromempfänger ausgegeben werden.

Gemäß einer weiteren bevorzugten Weiterbildung der vorliegenden Erfindung ist ein Schnittstellenmodul mit einem Datenstromempfänger zur Datenübertragung bereitgestellt, bei der Informationen über einen Datentakt und über mindestens einen Datenrahmen des digitalen Datenstroms aus dem digitalen Datenstrom selbst wiedergewonnen werden.

15

Ausführungsbeispiele der Erfindung sind in den Zeichnungen dargestellt und in der nachfolgenden Beschreibung näher erläutert. In den Zeichnungen zeigen:

20 Figur 1 ein Blockbild, das die Anordnung einzelner Datenrahmen 101a-101n in jeweiligen Überraschungen 106a-106m veranschaulicht;

25 Figur 2 ein Blockbild eines Datenstromempfängers gemäß einem bevorzugten Ausführungsbeispiel der vorliegenden Erfindung;

30 Figur 3 ein Ablaufdiagramm zur Erläuterung eines Empfangs des digitalen Datenstroms und der Rückgewinnung des Datentakts und/oder des Rahmenanfangs; und

Figur 4 den Aufbau eines erfindungsgemäßen Datenrahmens.

35 In den Figuren bezeichnen gleiche Bezugszeichen gleiche oder funktionsgleiche Komponenten oder Schritte.

Figur 1 zeigt den prinzipiellen Aufbau eines digitalen Datenstroms, wobei der Datenstrom in Überrahmen 106a-106m einerseits und Datenrahmen 101a-101n andererseits unterteilt ist. Die Datenrahmen 101a-101n weisen eine Struktur auf, wie sie untenstehend unter Bezugnahme auf Figur 4 beschrieben werden wird. Figur 1 dient lediglich als ein Beispiel zur Veranschaulichung einer möglichen Struktur eines digitalen Datenstroms 100, mittels eines Datenstromempfängers 200, untenstehend unter Bezugnahme auf Figur 2 beschrieben, empfangen wird.

Figur 2 zeigt einen Datenstromempfänger 200 zur Aufnahme des digitalen Datenstroms 100, wobei der Datenstromempfänger 200 einerseits einen Datentakt 102 und andererseits eine Information über einen Überrahmenanfang 205 bzw. einen Rahmenanfang 110 ausgibt.

Weiterhin ist es, obwohl dies in Figur 2 nicht gezeigt ist, selbstverständlich möglich, den digitalen Datenstrom 100 selbst wieder auszugeben, wodurch der Datenstromempfänger als ein Datenstromübertrager wirkt. Zur Erläuterung des erfindungsgemäßen Verfahrens zur Übertragung des digitalen Datenstroms 100 ist es ausreichend, die Erzeugung der Information über den Datentakt 102, den Rahmenanfang 110 und/oder den Überrahmenanfang 205 zu veranschaulichen. Wie in Figur 2 gezeigt, wird der digitale Datenstrom 100 in den Datenstromempfänger 200 einer Datenstromempfangseinheit 203 zugeführt. In der Datenstromempfangseinheit wird beispielsweise eine Signalverstärkung und eine Datenstromanalyse, welche zum Verständnis des erfindungsgemäßen Verfahrens nicht wesentlich sind, durchgeführt.

Der so aufbereitete digitale Datenstrom wird weiter einer Synchronisierungsbit-Erfassungseinheit 201 zugeführt. Die Synchronisierungsbit-Erfassungseinheit erfasst Rahmensynchronisierungsworte 104, die in jeder Datenstromeinheit 108 neben einer Anzahl von N Datenbits enthalten sind. Im Allgemeinen

besteht ein Datenblock 103 aus N Datenbits, welche die Nutzdaten enthalten. Vorzugsweise ist das Rahmensynchronisierungswort 104, siehe auch Figur 4, aus $K =$ zwei Rahmensynchronisierungsbits aufgebaut. Der digitale Datenstrom 100 wird anschließend, nach einem Durchlaufen der Synchronisierungsbit-Erfassungseinheit 201, einer Datentaktbestimmungseinheit 202 zugeführt, welche den Datentakt an Hand eines zeitlichen Abstandes der aufeinanderfolgenden Rahmensynchronisierungsworte 104 bzw. der aufeinanderfolgenden Synchronisierungsbits des digitalen Datenstroms 100 bestimmt. Auf diese Weise wird ein Datentakt 102 bestimmt, der aus dem Datenstromempfänger 200 ausgegeben wird.

Weiterhin ist die Datentaktbestimmungseinheit 202 mit einer Rahmenerfassungseinheit 206 verbunden, welche einen Beginn eines Rahmens, d.h. einen Rahmenanfang 110 durch eine Erfassung einer spezifizierten Anzahl von Leerlaufbits detektiert. Hierbei wird ein Rahmenanfang 110 des mindestens einen Datenrahmens 101 dann durch ein Rahmensynchronisierungswort 104 bzw. durch Synchronisierungsbits in der Datenstromeinheit 108 festgelegt, wenn dem Rahmensynchronisierungswort 104 mindestens $N = N+K+1$ Leerlaufbits vorausgehen. In dem erfindungsge-
mäßigen Ausführungsbeispiel werden die Leerlaufbits als logische Einsen "1" bereitgestellt. Ein so erfasster Rahmenanfang 110 wird schließlich aus der Rahmenerfassungseinheit 206 ausgegeben.

Weiterhin ist die Datentaktbestimmungseinheit 202 mit einer Überraserrahmenerfassungseinheit 204 verbunden, welche den Beginn eines oder mehrerer Überraserrahmen 106, 106a-106m gemäß dem unter Bezugnahme auf Figur 4 untenstehend beschriebenen Verfahren festlegt. Aus der Überraserrahmenerfassungseinheit 204 wird eine Information über den Beginn eines Überraserrahmens, d.h. einen Überraserrahmenanfang 205 ausgegeben.

Figur 4 zeigt die Struktur eines einzelnen Datenrahmens 101, welcher in dem digitalen Datenstrom 100 enthalten ist, gemäß

einem bevorzugten Ausführungsbeispiel der vorliegenden Erfindung. Der Datenrahmen 101 weist eine Datenrahmendauer 107 auf, die zwischen einem Rahmenanfang 110 und einem Rahmenende 111 festgelegt ist. Typischerweise beträgt die Datenrahmendauer 107 125 μ s in einem DSL3-Format (DSL = Digital Subscriber Line). In dem DSL3-Format setzt sich eine Datenstromereinheit aus Rahmensynchronisierungswort 104, bestehend aus K = zwei Rahmensynchronisierungsbits und N = Datenbits zusammen. Wie obenstehend beschrieben, werden die Synchronisierungsbits zur Taktrückgewinnung, d.h. zu einer Bereitstellung des Datentakts 102 eingesetzt, während die N = 32 übrigen Bits Datenbits sind, d.h. die N = 32 Bits enthalten die Nutzdaten. Ist der für einen 125 μ s-Datenrahmen 101 zu übertragende Datenblock vollständig, werden mittels des digitalen Datenstroms eine Reihe von Leerlaufbits übertragen. In dem bevorzugten Ausführungsbeispiel folgen als Leerlaufbits 35 logische Einsen, welche signalisieren, dass das folgende Synchronisierungsbit 104, K = 2, einem Rahmenanfang 110 entspricht.

Auf diese Weise ermittelt die im schematischen Blockbild der Figur 2 gezeigte Rahmenerfassungseinheit 206 den Rahmenanfang 110 eines Datenrahmens 101. Weiterhin ist es gemäß dem bevorzugten Ausführungsbeispiel der vorliegenden Erfindung möglich, zusätzliche Informationen zu übertragen, da der erste N = 32-Datenblock 103 der ersten Datenstromereinheit 108 in einem Datenrahmen 101 die Funktion eines "Headers" aufweist. In dem Header werden zusätzliche Daten übertragen, wobei in dem hier erläuterten Ausführungsbeispiel die Information über Mehrfach-/Überrahmen bereitgestellt wird. So legt, wie in Figur 4(c) dargestellt, nach einem Auftreten des Synchronisierungsworts 104 ein erstes Überrahmensynchronisierungswort 109a einen Beginn eines ersten Überrahmens 106a fest, ein zweites Überrahmensynchronisierungswort 109b den Beginn eines zweiten Überrahmens 106b fest, und so weiter, bis hin zu dem Überrahmensynchronisierungswort 109m, welches den Beginn eines Überrahmens 106m festlegt. Auf diese Weise wird ein

Überrahmenanfang 205, welcher in der Überrahmenerfassungseinheit 204, gezeigt in Figur 2, bestimmt wird, festgelegt.

5 In dem bevorzugten Ausführungsbeispiel ist eine Anzahl von 2 bis 48 Datenrahmen 101a-101n in einem Überrahmen 106a-106m enthalten.

Figur 4(a) zeigt einen vollständigen Datenrahmen 101 mit einer Datenrahmendauer 107, während Figur 4 (b) eine Ausschnittsvergrößerung zur Verdeutlichung einer Anzahl von
10 Leerlaufbits, die als logische Einsen bereitgestellt sind, zeigt. In Figur 4 (d) ist jeweils ein Synchronisierungswort 104 gezeigt, wobei das zweite Synchronisierungswort 104 als ein Rahmenanfang 110 eines Datenrahmens 101 identifiziert
15 wird. Figur 4 (c) ist eine weitere Ausschnittsvergrößerung des in Figur 4 (b) gezeigten Ausschnitts des digitalen Datenstroms 100, wobei der in Figur 4 (c) gezeigte $N = 32$ -Datenblock 103 als ein Header bereitgestellt wird, der die oben beschriebenen Informationen über einen oder mehrere
20 Überrahmenanfänge 205 bereitstellt.

Der erfindungsgemäße Datenstromempfänger 200 bzw. Datenstromübertrager ist als eine Datenstromschnittstelle busfähig.
25 Unterschiedliche Einrichtungen können mit dieser Schnittstelle ihre Daten bit-, byte- oder Rahmen-interleaved übertragen. Dabei wird der Header von allen Einrichtungen verwendet, während die Nutzdaten in dem oben beschriebenen Modus auf der Leitung vorhanden sind und von dem Datenstromempfänger 200 empfangen werden. Der erfasste Datentakt 102 ist bezüglich
30 einer unteren Grenze durch den Datenblock 103 des Headers + 35 Einsen als Leerlaufbits begrenzt, während die obere Grenze nur durch die technologische Machbarkeit gegeben wird.

Obwohl die vorliegende Erfindung vorstehend anhand bevorzugter Ausführungsbeispiele beschrieben wurde, ist sie darauf
35 nicht beschränkt, sondern auf vielfältige Weise modifizierbar.

Auch ist die Erfindung nicht auf die genannten Anwendungsmöglichkeiten beschränkt.

Bezugszeichenliste

In den Figuren bezeichnen gleiche Bezugszeichen gleiche oder funktionsgleiche Komponenten oder Schritte.

5

| | |
|-------|--|
| 100 | Digitaler Datenstrom |
| 101, | Datenrahmen |
| 101a- | |
| 101n | |
| 102 | Datentakt |
| 103 | Datenblock |
| 104 | Rahmensynchronisierungswort |
| 105 | Datenbits |
| 106, | Überrahmen |
| 106a- | |
| 106m | |
| 107 | Datenrahmendauer |
| 108 | Datenstromeinheit |
| 109, | Überrahmensynchronisierungsworte |
| 109a- | |
| 109m | |
| 110 | Rahmenanfang |
| 111 | Rahmenende |
| 201 | Synchronisierungsbit-Erfassungseinheit |
| 202 | Datentaktbestimmungseinheit |
| 203 | Datenstromempfangseinheit |
| 204 | Überrahmenerfassungseinheit |
| 205 | Überrahmenanfang |
| 206 | Rahmenerfassungseinheit |

Patentansprüche

1. Verfahren zum Übertragen eines digitalen Datenstroms (100), bei dem Informationen über einen Datentakt (102) und über mindestens einen Datenrahmen (101) des digitalen Datenstroms (100) aus dem digitalen Datenstrom (100) wiedergewonnen werden, mit den Schritten:

a) Bereitstellen des digitalen Datenstroms (100), der aus mindestens einer Datenstromeinheit (108) besteht, wobei die Datenstromeinheit (108) umfasst:

a1) mindestens ein Rahmensynchronisierungswort (104), das M Rahmensynchronisierungsbits aufweist, und

a2) mindestens einen Datenblock (103), der N Datenbits (105) aufweist;

b) Empfangen des digitalen Datenstroms (100) in einer Datenstromempfangseinheit (203);

c) Erfassen der Rahmensynchronisierungsworte (104) aufeinanderfolgender Datenstromeinheiten (108) des digitalen Datenstroms (100) mittels einer Synchronisierungsbit-Erfassungseinheit (201);

d) Bestimmen des Datentakts (102) aus einem zeitlichen Abstand der aufeinanderfolgenden Rahmensynchronisierungsworte (104) des digitalen Datenstroms (100) in einer Datentaktbestimmungseinheit (202); und

e) Ausgeben des Datentakts (102) in Abhängigkeit von dem zeitlichen Abstand der aufeinanderfolgenden Rahmensynchronisierungsbits (104) des digitalen Datenstroms (100).

2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet,

dass das mindestens eine Rahmensynchronisierungswort (104) aus K Rahmensynchronisierungsbits besteht.

3. Verfahren nach Anspruch 1,

5 d a d u r c h g e k e n n z e i c h n e t ,
dass ein Rahmenanfang (110) des mindestens einen Datenrahmens (101) dann durch ein Rahmensynchronisierungswort (104) festgelegt wird, wenn dem Rahmensynchronisierungswort (104) mindestens $M=N+K+1$ Leerlaufbits vorausgehen.

10

4. Verfahren nach Anspruch 1 und 2,

d a d u r c h g e k e n n z e i c h n e t ,
dass den N Datenbits jedes Datenblocks (103) K=2 Rahmensynchronisierungsbits voranstehen.

15

5. Verfahren nach den Ansprüchen 1 bis 3,

d a d u r c h g e k e n n z e i c h n e t ,
dass die N Datenbits jedes Datenblocks (103) die zu übertragenden Nutzdaten umfassen.

20

6. Verfahren nach Anspruch 5,

d a d u r c h g e k e n n z e i c h n e t ,
dass der mindestens eine Datenblock (103) N=32 Datenbits aufweist.

25

7. Verfahren nach Anspruch 3,

d a d u r c h g e k e n n z e i c h n e t ,
dass die mindestens $M=N+K+1$ Leerlaufbits, die dem Rahmensynchronisierungswort (104) vorausgehen, als logische Einsen „1“
30 bereitgestellt werden.

8. Verfahren nach Anspruch 1,

d a d u r c h g e k e n n z e i c h n e t ,
dass der erste Datenblock (103) jedes Datenrahmens (101)
35 Header-Daten aufweist.

9. Verfahren nach Anspruch 8,

d a d u r c h g e k e n n z e i c h n e t ,
dass die Header-Daten Überrahmensynchronisierungsbits (109a-109m) enthalten.

- 5 10. Verfahren nach Anspruch 8 und 9,
d a d u r c h g e k e n n z e i c h n e t ,
dass die in den Header-Daten enthaltenen Überrahmensynchroni-
sierungsbits (109a-109m) jeweils einen Anfang eines zugeord-
neten Überrahmens (106a-106m) durch logische Nullen (0) an-
10 zeigen.

11. Datenstromempfänger (200) zum Empfangen und Verarbeiten
eines digitalen Datenstroms (100), der aus mindestens einer
Datenstromeinheit (103) gebildet ist, wobei die Datenstrom-
15 einheit (108) umfasst:

- a1) mindestens ein Rahmensynchronisierungswort (104), das M
Rahmensynchronisierungsbits aufweist, und
20 a2) mindestens einen Datenblock (103), der N Datenbits (105)
aufweist,

und der Datenstromempfänger (200) umfasst:

- 25 b) eine Datenstromempfangseinheit (203) zum Empfangen des
digitalen Datenstroms (100);

- c) eine Synchronisierungsbit-Erfassungseinheit (201) zur
Erfassung der Rahmensynchronisierungsworte (104) aufeinander-
30 folgender Datenblöcke (103) des digitalen Datenstroms (100);
und

- d) eine Datentaktbestimmungseinheit (202) zur Bestimmung
eines Datentakts (102) aus einem zeitlichen Abstand der auf-
35 einanderfolgenden Rahmensynchronisierungsworte (104) des
digitalen Datenstroms (100).

12. Datenstromempfänger (200) nach Anspruch 11,
d a d u r c h g e k e n n z e i c h n e t ,
dass der Datenstromempfänger (200) weiter eine Rahmenerfas-
sungseinheit (206) zur Erfassung eines Rahmenbeginns (110)
5 aufweist.

13. Datenstromempfänger (200) nach Anspruch 11,
d a d u r c h g e k e n n z e i c h n e t ,
dass der Datenstromempfänger (200) weiter eine Überrasrahmener-
fassungseinheit (204) zur Erfassung eines Überrasrahmenbeginns
10 (205) aufweist.

14. Digitaler Datenstrom (100), der gemäß einem Verfahren
nach den Ansprüchen 1 bis 10 übertragen wird, bei der Infor-
15 mationen über einen Datentakt (102) und über mindestens einen
Datenrahmen (101) des digitalen Datenstroms (100) aus dem
digitalen Datenstrom (100) wiedergewonnen werden, wobei der
digitale Datenstrom (100) umfasst:

20 a) mindestens ein Rahmensynchronisierungswort (104), das M
Rahmensynchronisierungsbits aufweist, und

b) mindestens einen Datenblock (103), der N Datenbits (105)
aufweist.

25

15. Schnittstellenmodul mit einem Datenstromempfänger (200)
nach den Ansprüchen 11 bis 13 zur Datenübertragung, bei der
Informationen über einen Datentakt (102) und über mindestens
einen Datenrahmen (101) des digitalen Datenstroms (100) aus
30 dem digitalen Datenstrom (100) wiedergewonnen werden.

Zusammenfassung

Die Erfindung schafft ein Verfahren zum Übertragen eines digitalen Datenstroms (100), bei dem Informationen über einen Datentakt (102) und über mindestens einen Datenrahmen (101) des digitalen Datenstroms aus dem digitalen Datenstrom selbst wiedergewonnen werden, wobei der digitale Datenstrom, der aus mindestens einer Datenstromeinheit (108) besteht, bereitgestellt wird, die Datenstromeinheit (108) mindestens ein Rahmensynchronisierungswort (104) und mindestens einen Datenblock (103) aufweist, der digitale Datenstrom (100) in einer Datenstromempfangseinheit (203) empfangen wird, die Rahmensynchronisierungsworte (104) aufeinanderfolgender Datenblöcke (103) des digitalen Datenstroms (100) in einer Synchronisierungsbit-Erfassungseinheit (201) erfasst werden, der Datentakt (102) aus einem zeitlichen Abstand der aufeinanderfolgenden Rahmensynchronisierungsworte (104) des digitalen Datenstroms (100) in einer Taktbestimmungseinheit (202) bestimmt wird, und der Datentakt in Abhängigkeit von dem zeitlichen Abstand der aufeinanderfolgenden Rahmensynchronisierungsbits (104) des digitalen Datenstroms (100) ausgegeben wird.

Figur 4

FIG 4

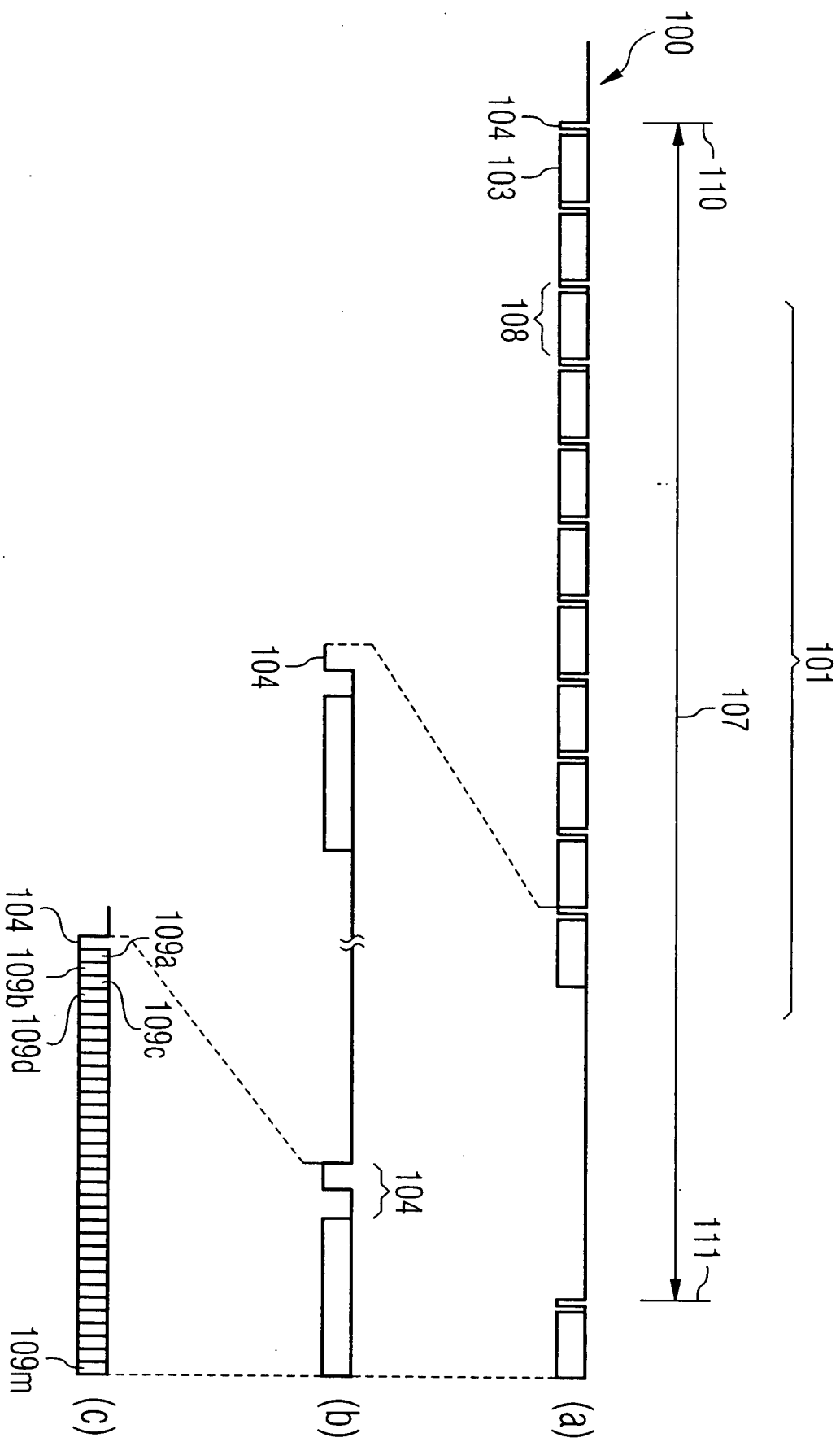


FIG 1

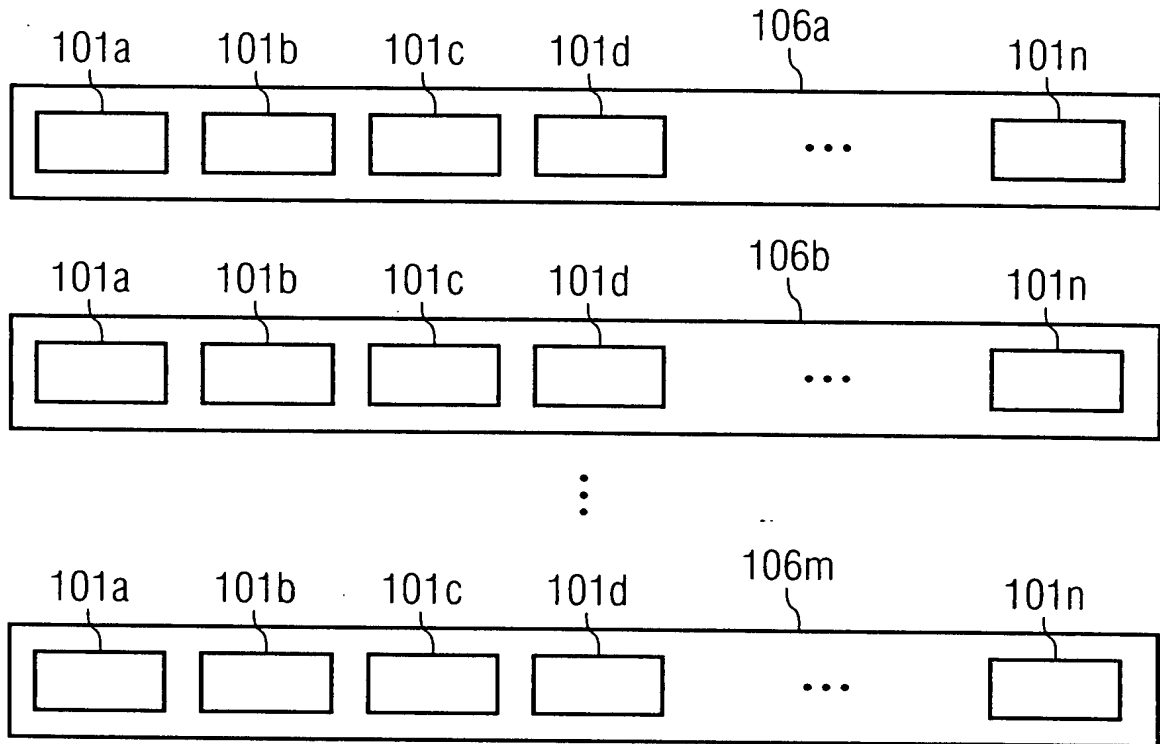


FIG 2

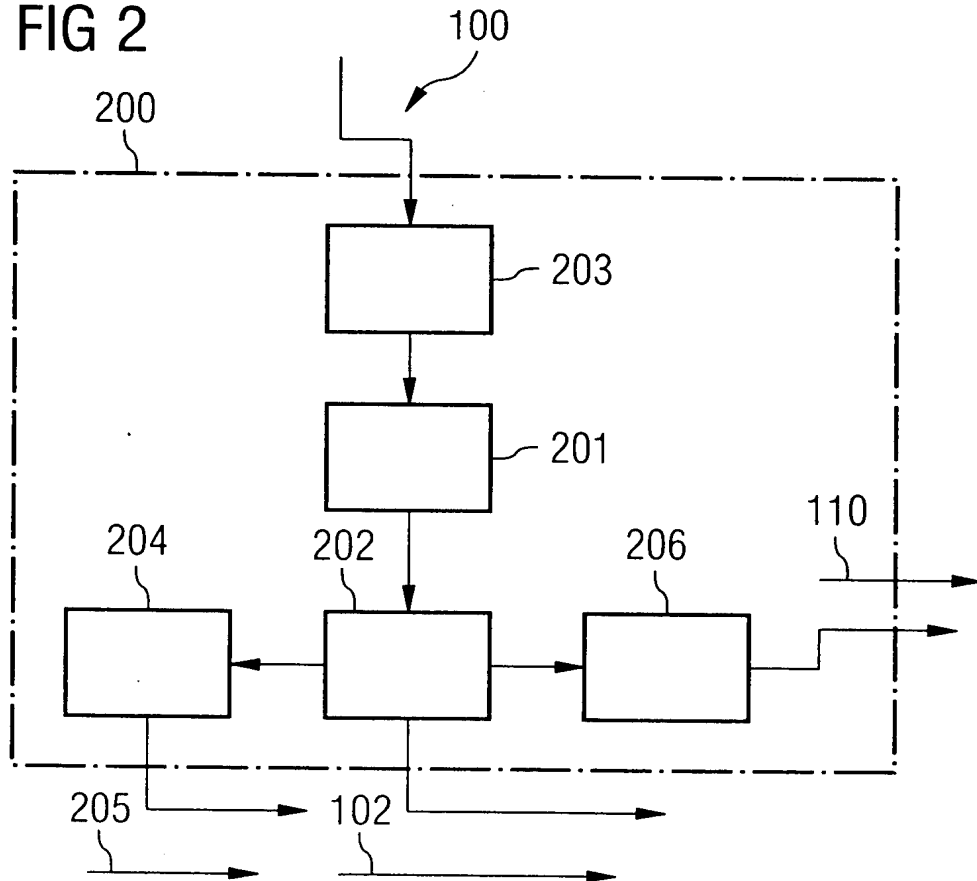


FIG 3

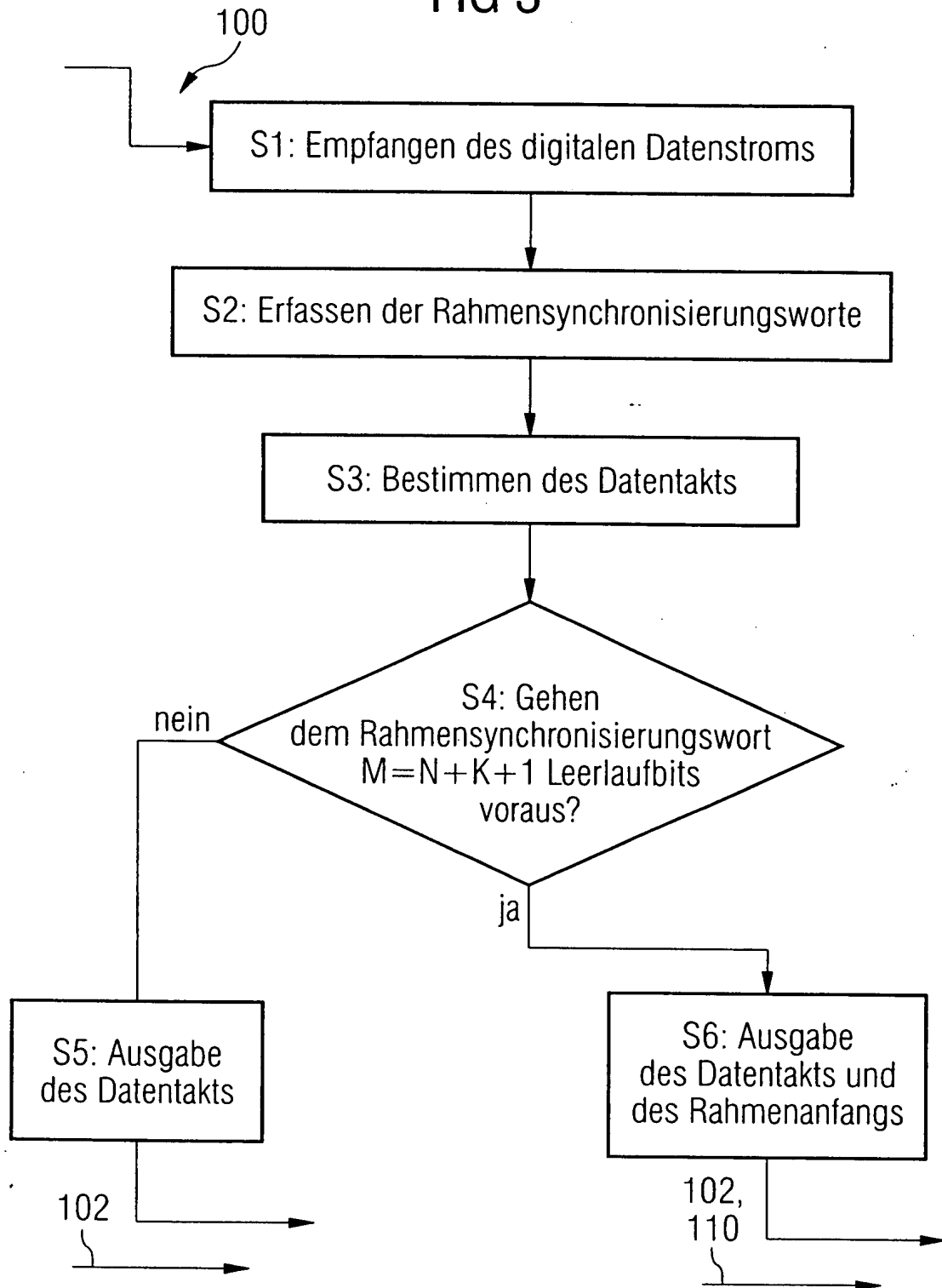


FIG 4

